



## オシロスコープと 任意波形／ファンクション・ジェネレータを使用した、 パワー半導体デバイスのダブル・パルス・テスト

### アプリケーション・ノート



## はじめに

パワー・エレクトロニクスで使用される半導体材料は、シリコン（ケイ素）からSiC（炭化ケイ素）、GaN（窒化ガリウム）などのワイド・バンドギャップ半導体に移行しつつあります。SiCやGaNは、自動車や産業分野のアプリケーションにおいて、優れた性能を示しています。GaNやSiCを使用することで、設計はより小型に、高速に、効率的になります。高電圧のパワー・エレクトロニクス設計では、規制、経済的な観点からより高い効率が求められています。小型、軽量設計によるパワー密度の利点は、スペースが限られている場合や電気自動車などのモバイル用途で明らかですが、コンパクト・パワー・エレクトロニクスは

システム・コストの削減という観点からも、より広い分野において魅力的です。また、行政による財政刺激策、より厳格なエネルギー効率規制の導入により、効率はより重要になっています。EU（European Union）のEco-design Directive（エコデザイン指令）、米国エネルギー省の2016効率規格、中国のCQC（China's Quality Certification）など、国際的な機関が発行するガイドラインは、電気製品／機器のエネルギー効率要件を管理しています。パワー・エレクトロニクスにおけるエネルギー効率向上のニーズは、**図1**に示すように発電からその消費まで広がっています。電力の変換は、発電、送電、消費のさまざまな段階で行われますが、どの過程でも100%の変換効率はないため、各段階でいくらかのパワー損失が発生します。主に熱としてのエネルギー損失であるため、すべての過程でこの損失を抑えることで全体の効率はさらに向上します。[1]

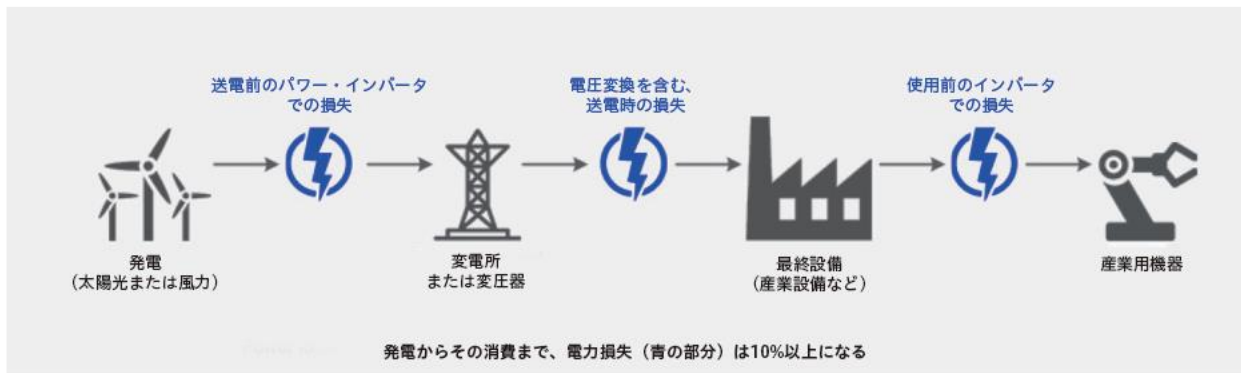


図1. 発電、送電、消費の各ポイントにおける電力の損失 [1]

パワー・コンバータを設計する場合、**図2**のような0%の電力損失が理想です。

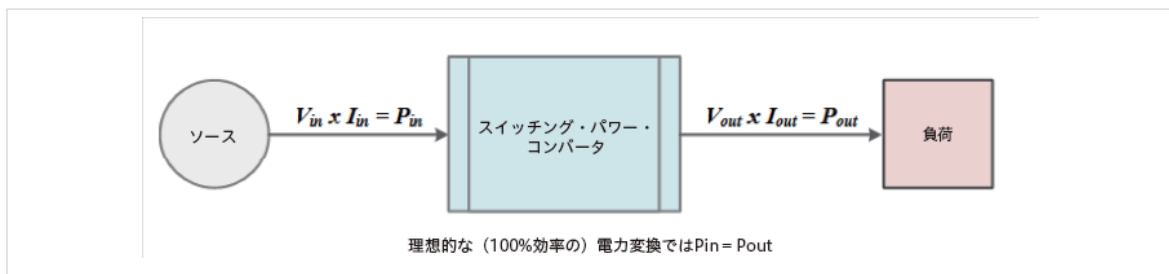


図2. 理想的な電力変換効率 [1]

しかし、スイッチング損失は避けられません。このため、設計の最適化では、この損失が最小になるようにします。効率に関する設計パラメータは、厳密に測定する必要があります。

一般的なコンバータの効率は87~90%であり、その場合、入力電力の残りの10~13%は、コンバータ内部において主に熱として消費されることを意味します。この損失のほとんどは、MOSFETやIGBTなどのスイッチング・デバイスで発生します。[2]

オシロスコープと任意波形／ファンクション・ジェネレータを使用した、  
パワー半導体デバイスのダブル・パルス・テスト

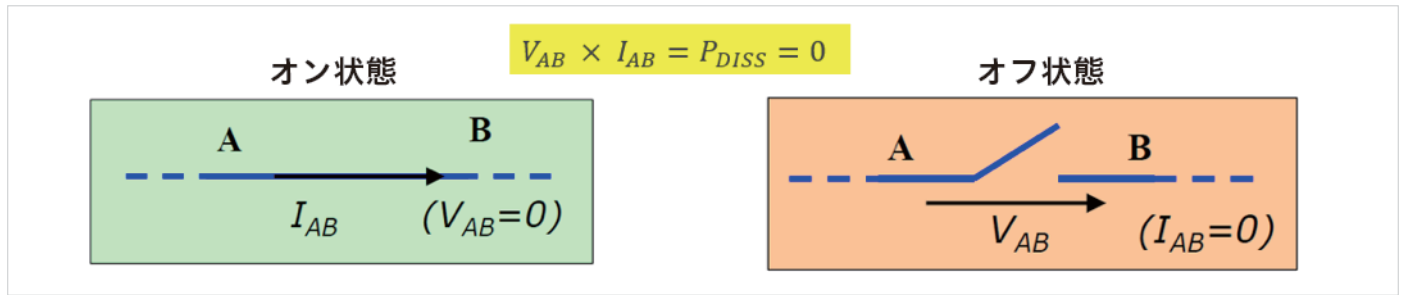


図3. 理想的なスイッチング

理想的なスイッチング・デバイスは、図3に示すようにオンまたはオフの状態であり、この二つの状態を瞬時に切り替えます。オンの状態ではスイッチのインピーダンスは0Ωであり、流れる電流がどんなに大きくても、スイッチではいかなる電力も消費されません。オフの状態ではスイッチのインピーダンスは無窮大であり、電流はまったく流れず、いかなる電力も消費されません。

実際には、オンからオフ（ターンオフ）、オフからオン（ターンオン）のトランジション（遷移期間）において電力が失われます。これは、回路内にある寄生要素が原因で発生します。図4に示すように、ゲートの寄生容量のためにデバイスのスイッチング速度が低下し、ターンオン、ターンオフの時間が延びます。ドレイン電流が流れると、MOSFETのドレインとソース間にある寄生抵抗で電力が消費されます。[2]

したがって、設計エンジニアは、スイッチング損失を最小限に抑え、より効率的なコンバータを設計するため、すべてのタイミング・パラメータを測定する必要があります。

MOSFETやIGBTのスイッチング・パラメータを測定するための優れたテスト方法の一つが、「ダブル・パルス・テスト」です。このアプリケーション・ノートでは、ダブル・パルス・テストとその方法について説明します。実際には、テクトロニクスのAFG31000シリーズ任意波形／ファンクション・ジェネレータによるパルスの生成方法と、4/5/6シリーズMSO（ミックスド・シグナル・オシロスコープ）による重要なパラメータの測定方法について説明します。

### ダブル・パルス・テストとは

ダブル・パルス・テストとは、スイッチング・パラメータを測定し、パワー・デバイスの動的な振る舞いを評価する方法の一つです。このアプリケーションでは、以下のようなスイッチング・パラメータを測定します。[3]

- **ターンオン・パラメータ**：ターンオン遅延 ( $t_{d(on)}$ )、立上り時間 ( $t_r$ )、ターンオン時間 ( $t_{on}$ )、オン・エネルギー ( $E_{on}$ )、 $dv/dt$ 、 $di/dt$ 。  
以上から求めるエネルギー損失。[4]
- **ターンオフ・パラメータ**：ターンオフ遅延 ( $t_{d(off)}$ )、立下り時間 ( $t_f$ )、ターンオフ時間 ( $t_{off}$ )、オフ・エネルギー ( $E_{off}$ )、 $dv/dt$ 、 $di/dt$ 。  
以上から求めるエネルギー損失。[4]
- **逆回復パラメータ**： $t_{rr}$ （逆回復時間）、 $I_{rr}$ （逆回復電流）、 $Q_{rr}$ （逆回復電荷）、 $E_{rr}$ （逆回復エネルギー）、 $di/dt$ 、 $V_{sd}$ （順方向電圧）[4]

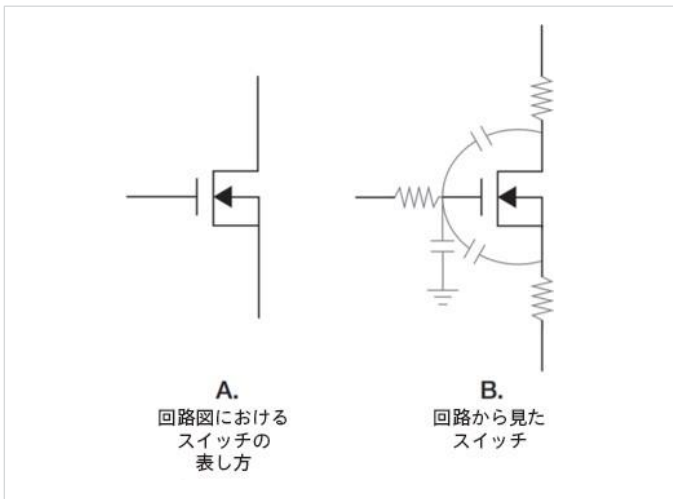


図4. A：回路図におけるMOSFETの表し方 B：回路から見たMOSFET

また、MOSFETのボディダイオードの逆回復損失も考慮する必要があります。ダイオードの逆回復時間は、ダイオードのスイッチング速度の尺度であり、コンバータ設計のスイッチング損失に影響を与えます。

オシロスコープと任意波形／ファンクション・ジェネレータを使用した、パワー半導体デバイスのダブル・パルス・テスト

このテストは、以下を目的として実行します。

- MOSFET、IGBT などのパワー・デバイスの仕様を確認する
- パワー・デバイス、またはパワー・モジュールの実際の値または偏差を確認する
- さまざまな負荷条件でこのパラメータを測定し、多くのデバイスでの性能を検証する

代表的なダブル・パルス・テストの回路を図5に示します。

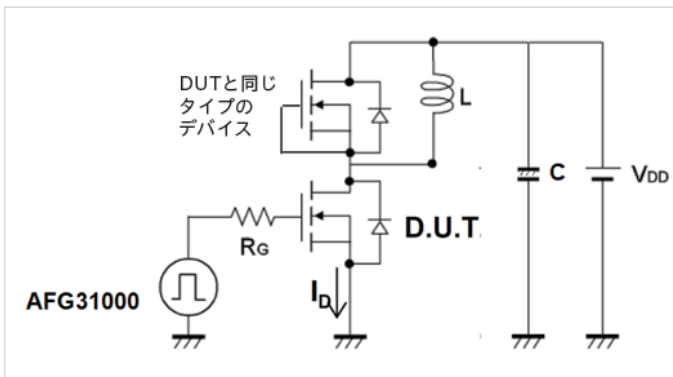


図5. ダブル・パルス・テストの回路図

テストは誘導性負荷と電源で行われます。インダクタは、コンバータ設計の回路条件を再現するために使用されます。電源は、インダクタに電圧を供給するために使用されます。AFG31000は、MOSFETのゲートをトリガするパルスを出し、MOSFETをオンにして電流の伝導を開始するために使用されます。

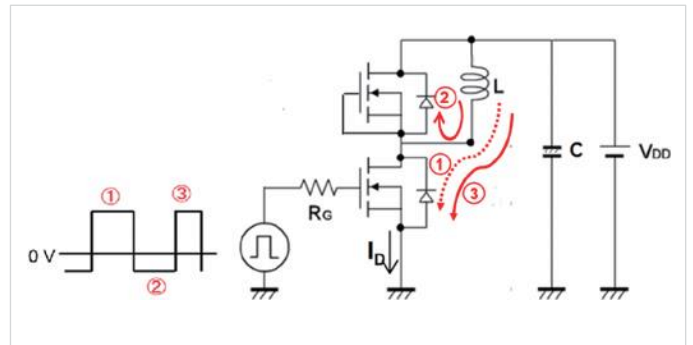


図6. MOSFET をDUTとした場合の電流の流れ

図6は、MOSFET でダブル・パルス・テストする場合の、さまざまなステージにおける電流の流れを示しています。IGBT を使用した場合の電流の流れを図7に示します。

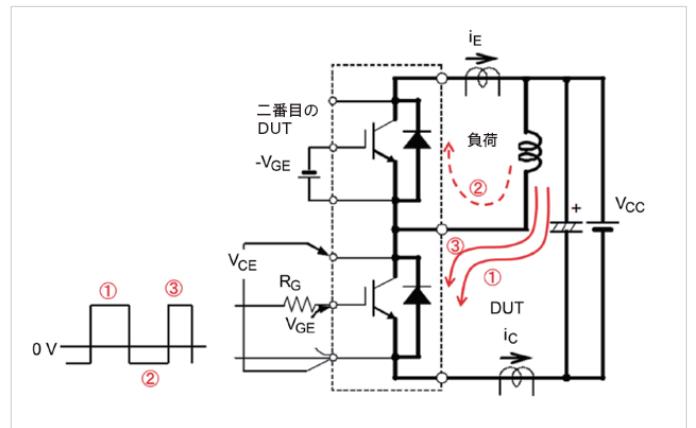


図7. IGBT をDUTとした場合の電流の流れ

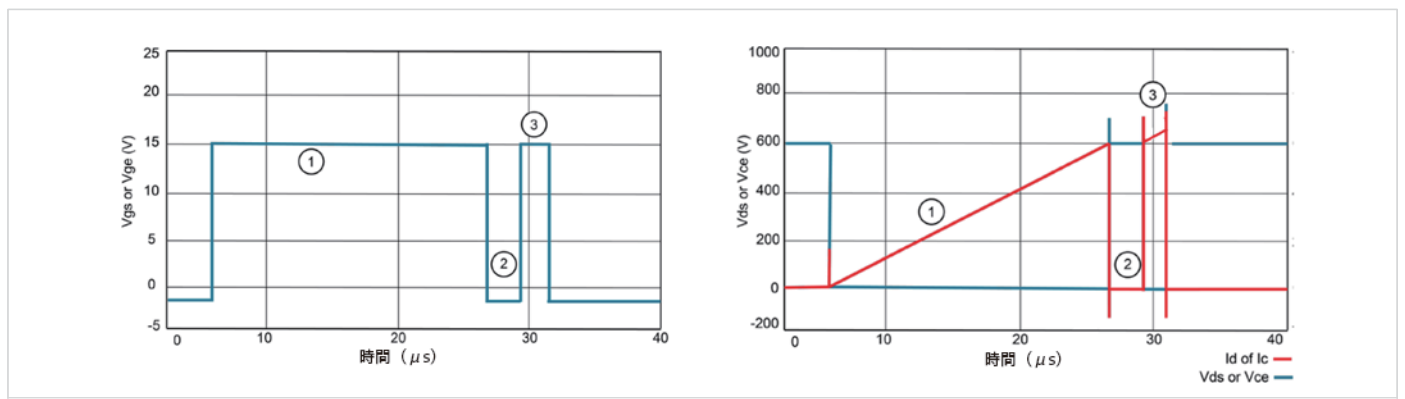


図8. ダブル・パルス・テストの代表的な波形

ローサイドのMOSFETまたはIGBT の代表的な測定例を図8に示します。ダブル・パルス・テストのさまざまなステージの様子を図6～8に示します。

オシロスコープと任意波形／ファンクション・ジェネレータを使用した、  
パワー半導体デバイスのダブル・パルス・テスト

- 最初は、①のターンオン・パルスであり、設定されたパルス幅を持ちます。このパルスにより、インダクタに電流が流れます。このパルス幅は、**図8**に示すテスト電流 ( $I_D$ ) になるように調整されます。
- 次に、最初のパルスをターンオフします。これにより、フリーホイール・ダイオードに電流が流れます。ターンオフ期間が短いのは、インダクタを流れる負荷電流をできるだけ一定の値に近づけるためです。**図8**は、この手順でローサイドのMOSFETの $I_D$ がゼロになることを示していますが、インダクタとハイサイドのダイオードには電流が流れていることがわかります。これは、**図6**と**図7**で、ハイサイドのMOSFET（オンにならないMOSFET）のダイオードに電流が流れていることがわかります。
- 第3ステップは、2番目のターンオン・パルスです。パルス幅は最初のパルスよりも短いため、デバイスはオーバーヒートしません。2番目のパルスは、測定できるだけの長さになります。**図8**に見られるオーバーシュートは、ハイサイドのMOSFET/IGBTのフリーホイール・ダイオードの逆回復によるものです。
- 最初のパルスのターンオフと2番目のパルスのターンオンで取込み、ターンオフとターンオンのタイミングを計測します。

次に、テストのセットアップと測定の方法について説明します。

## ダブル・パルス・テストのセットアップ

**図9**は、ダブル・パルス・テストを実行するための機器のセットアップを示しています。以下の機器が必要です。

- **AFG31000シリーズ**:絶縁ゲート・ドライバに接続し、ユニットのダブル・パルス・テストアプリケーションを使用して、さまざまなパルス幅のパルスをすばやく生成します。絶縁型ゲート・ドライバは、MOSFETをオンにするものです。
- **オシロスコープ**:4/5/6シリーズMSO(このセットアップではテクトロニクスの**5シリーズMSO**を使用)):  $V_{DS}$ 、 $V_{GS}$ 、 $I_{D0}$
- **ダブル・パルス・テスト・ソフトウェア**(オシロスコープ): **Opt. WBG-DPT**(4/5/6シリーズMSO)による自動測定
- **ローサイドデバイスのダブル・パルス・テストとハイサイドのダイオード逆回復用のプローブ:**
  - ローサイドのプローブ:**
    - Ch1: $V_{DS}$ -**TPP**シリーズまたは**THDP/TMDP**シリーズ電圧プローブ
    - Ch2: $V_{GS}$ -**TPP**シリーズまたは**TIVP**シリーズ光アイソレーション型プローブとMMCXアダプタ・チップ
    - Ch3: $I_D$ -**TCP**シリーズ電流プローブ
  - ハイサイドのプローブ:**
    - Ch4: $I_{RR}$ -**TCP**シリーズ電流プローブ
    - Ch5: $V_{DS}$ -**THDP/TMDP**シリーズ差動プローブ
- **DC電源**
  - 高電圧電源**
    - **EA-PSI 10000**プログラマブルDC電源、最大2kV/30kW
    - **2657A**高電圧SMU、最大3kV
    - **2260B-800-2**型プログラマブルDC電源、最大 800V
  - ゲート・ドライブ回路用電源:**
    - **2230**または**2280S**シリーズDC電源

オシロスコープと任意波形／ファンクション・ジェネレータを使用した、  
 パワー半導体デバイスのダブル・パルス・テスト

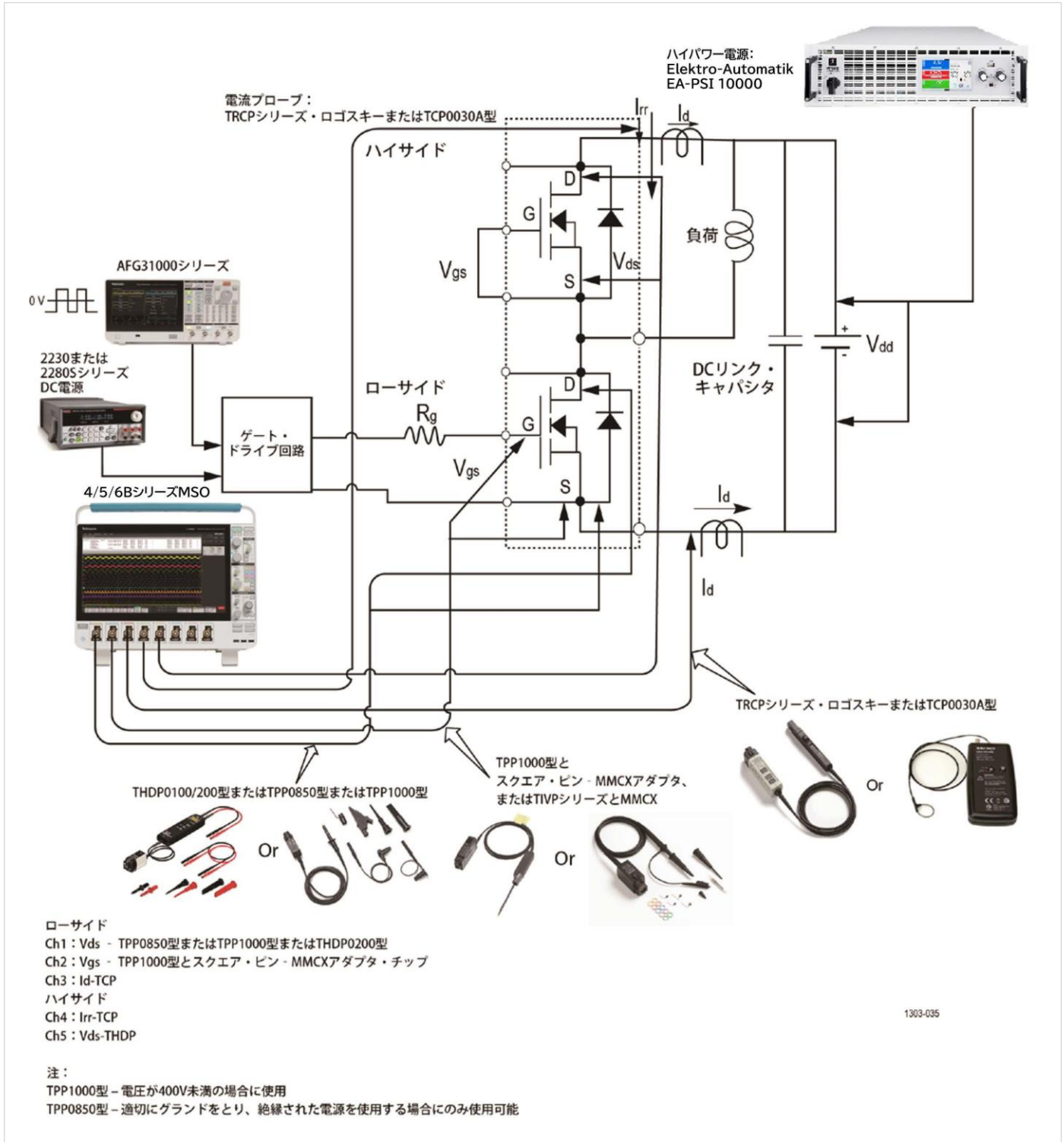


図9. ダブル・パルス・テストのセットアップ

## AFG31000上のダブル・パルス・アプリケーション

AFG31000シリーズ用のダブル・パルス・テスト・アプリケーションは、[tek.com](http://tek.com) のWebサイトから直接ダウンロードでき、AFG31000シリーズにインストールできます。図10は、アプリケーションをダウンロードしAFGにインストールした後のホーム画面で、ダブル・パルス・テストのアイコンが表示されています。

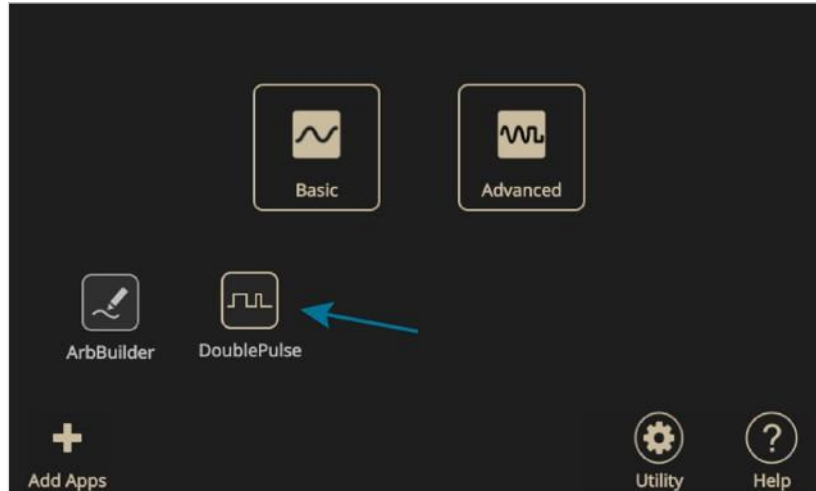


図10. AFG31000シリーズ用のダブル・パルス・テスト・アプリケーションのホーム画面

ダブル・パルス・テスト・アプリケーションは、異なるパルス幅のパルス生成が可能であり、この異なるパルス幅のパルス生成こそが、多くのユーザが悩んできた問題なのです。いくつかのソリューションでは、PCで波形を生成し、それをファンクション・ジェネレータにアップロードするものもあります。あるいは、プログラムに多くの努力と時間を必要とする、マイクロコントローラを使用した方法もあります。AFG31000シリーズのダブル・パルス・テスト・アプリケーションは、これが前面パネルで実行できます。このアプリケーションは直感的であり、簡単にセットアップできます。最初のパルス幅は、希望するスイッチング電流値が得られるように調整します。2番目のパルス幅は、最初のパルスとは独立して、最初のパルスよりも短く設定します。これにより、パワー・デバイスの損傷を防ぎます。また、パルス間の時間間隔も設定できます。

図11はダブル・パルス・テスト・アプリケーションのウィンドウを示しており、以下の項目が設定できます。

- パルス数：2～30パルス
- ハイとローの電圧振幅（V）
- トリガ遅延（秒）
- トリガ・ソース - マニュアル、外部、タイマー
- 負荷 - 50 Ωまたはハイ・インピーダンス

オシロスコープと任意波形／ファンクション・ジェネレータを使用した、  
パワー半導体デバイスのダブル・パルス・テスト

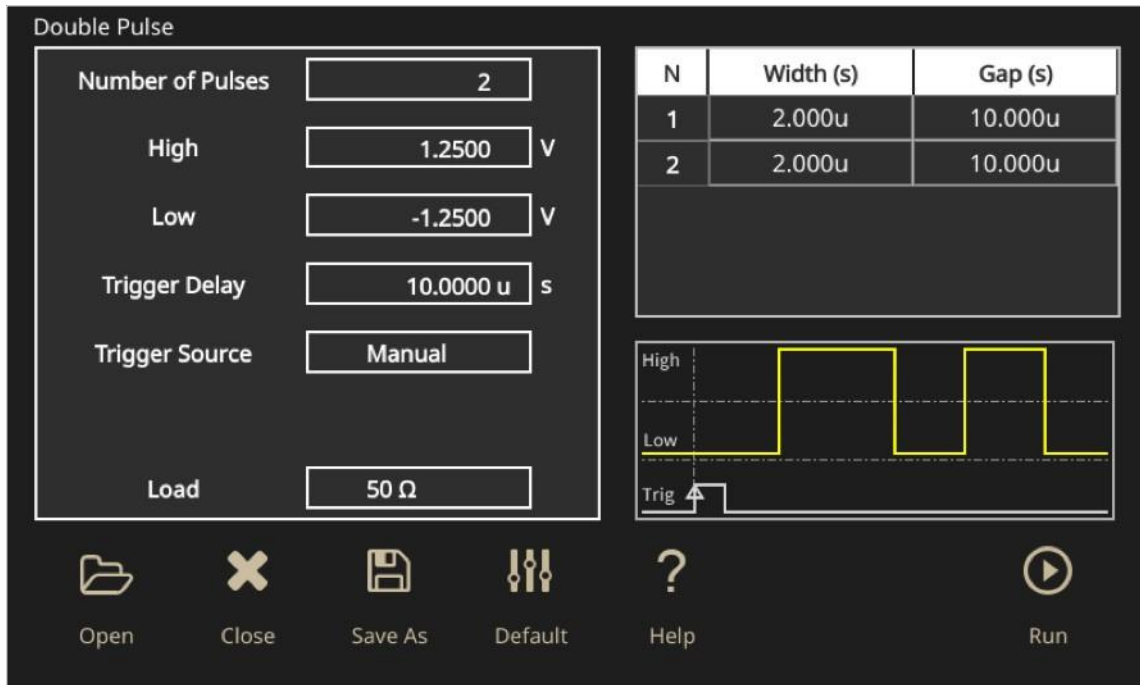


図11. AFG31000シリーズによるダブル・パルス・テスト・アプリケーション

図12は、ダブル・パルス・テストの実際のテスト・セットアップを示しています。

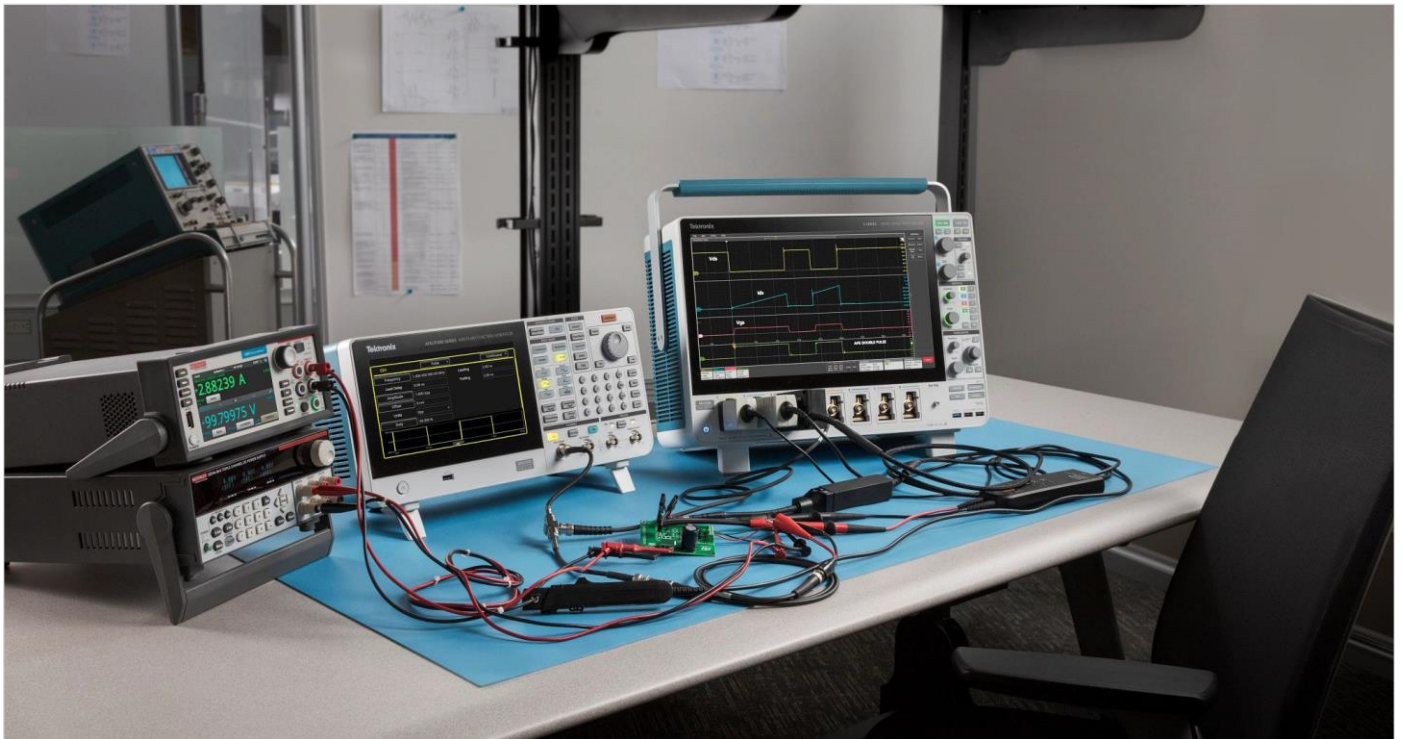


図12. ダブル・パルス・テストのセットアップ例

この例では、NチャンネルのパワーMOSFET、IGBT のゲート・ドライバとして、図13に示すST マイクロエレクトロニクス社製の評価基板 (EVAL6498L) を使用しています。



オシロスコープと任意波形／ファンクション・ジェネレータを使用した、  
パワー半導体デバイスのダブル・パルス・テスト



図 13. EVAL6498L <https://www.st.com/ja/evaluation-tools/eval6498l.html>

使用するMOSFETも、STマイクロエレクトロニクス社製のSTFH10N60M2です。これは、7.5Aの定格ドレイン電流のNチャンネル600VMOSFETです。

その他の計測器、テスト回路で使用されているデバイスは以下の通りです。

- ・ テクトロニクス4/5/6シリーズMSOオシロスコープ
- ・ テクトロニクス電流プローブ TCP0030A型：120 MHz
- ・ テクトロニクス高電圧差動プローブ:TMDP0200型
- ・ ケースレーDC電源 -2280S(ゲート・ドライバICに電源を供給)
- ・ ケースレー2461型SMUシリーズ(インダクタへの電圧供給)
- ・ インダクタ :約1 mH

電源は以下のように接続します。

- ・ MOSFET は基板にはんだ付けされています。Q2はローサイド、Q1はハイサイドです。
- ・ Q1はターンオンさせないため、Q1のゲートとソースは短絡します。
- ・ ゲート抵抗はQ2にはんだ付けします。R=100Ω。
- ・ AFG31000シリーズのCh1は、PWM\_Lの入力と評価基板のGNDに接続します。

- ・ ケースレーの電源は評価基板のV<sub>CC</sub>とGNDに接続し、ゲート・ドライバICに電源を供給します。
- ・ ケースレーの2461型SMUはHVとGNDに接続し、インダクタに電源を供給します。
- ・ インダクタは、HVとOUTに接続します。

## ダブル・パルス・テストの測定

すべての電源が安全に接続されたら、図14に示すように、オシロスコープのプローブをQ2(ローサイドMOSFET)に接続します。

- ・ 受動プローブをV<sub>GS</sub>に接続します。
- ・ 差動電圧プローブをV<sub>DS</sub>に接続します。
- ・ TCP0030A型電流プローブをMOSFETのソース・リードに通します。

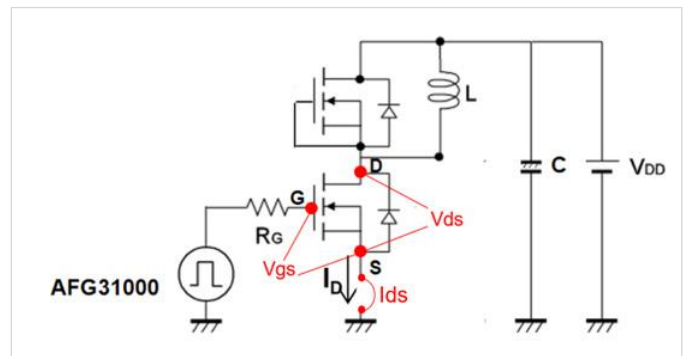


図14. オシロスコープによる測定のテスト・ポイント

慎重なプロービングと最適化により、より良い結果が得られます。正確で再現性のある測定を行うには、測定から電圧、電流、タイミングの誤差を取り除くなど、実行できる対処方法があります。4/5/6シリーズMSOのOpt. WBG-DPTなどの自動測定ソフトウェアにより手動による手順が減り、時間の節約になり、再現性のある結果が得られます。

AFG31000シリーズによるダブル・パルス・テストの設定画面の例を図15に示します。

オシロスコープと任意波形／ファンクション・ジェネレータを使用した、  
パワー半導体デバイスのダブル・パルス・テスト

Double Pulse

Number of Pulses	2
High	2.5000 V
Low	0.0000 V
Trigger Delay	10.0000 $\mu$ s
Trigger Source	Manual
Load	50 $\Omega$

N	Width (s)	Gap (s)
1	10.000 $\mu$	5.000 $\mu$
2	5.000 $\mu$	10.000 $\mu$

Open Close Save As Default Help Run

図15. AFG31000シリーズによるダブル・パルス・テストの設定

パルスの振幅を2.5Vに設定します。最初のパルスの幅を10 $\mu$ s、間隔を5 $\mu$ sに設定し、2番目のパルス幅を5 $\mu$ sに設定します。トリガはノーマルに設定します。

ソースメータはHVに100V印加するように設定します。ゲート・ドライブ信号、電源が設定できたら、オシロスコープのWBG-DPTアプリでダブル・パルス・テストの設定、実行します。

オシロスコープと任意波形／ファンクション・ジェネレータを使用した、パワー半導体デバイスのダブル・パルス・テスト

## 4/5/6シリーズMSOのダブル・パルス・テスト・ソフトウェア

WBG-DPTアプリケーションには、手動テストに比べて以下のような利点があります。

- テスト時間の短縮
- リンギングのある信号であっても再現性のある測定が可能
- JEDEC/IEC 規格にしたがった測定、または独自のパラメータによる測定も可能
- プリセット機能によりオシロスコープの設定が容易に
- 各パルスと注釈による容易なナビゲーション
- 結果テーブルによる測定結果の一覧表の表示
- レポート、セッション・ファイル、波形による結果の文書化
- フル・プログラマブル・インタフェースにより、自動化が可能
- あらかじめ設定可能な制限と、テスト失敗時に実行するアクションによるテスト合否判定が可能

WBG-DPTアプリケーションの詳細については、データシートを参照してください。

測定項目は、スイッチング・パラメータ解析、スイッチング・タイミング解析、ダイオード逆回復解析に分類されます。

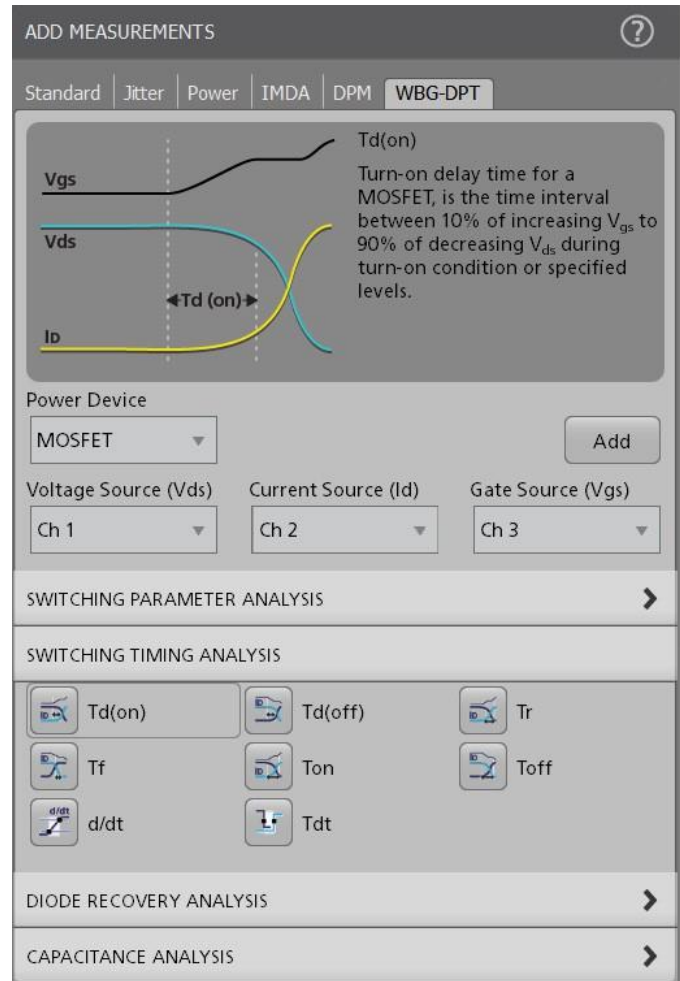


図 16.WBG-DPTアプリケーションでのスイッチング・タイミング解析の測定

## WBG デスキュー機能

WBGデスキュー機能は、パワー・デバイスがMOSFET、IGBT の場合の、それぞれのドレイン・ソース電圧 ( $V_{DS}$ ) とドレイン電流 ( $I_D$ ) 間、またはコレクタ・エミッタ電圧 ( $V_{CE}$ ) とコレクタ電流 ( $I_C$ ) 間のスキューを計算します。スキューの値は、オシロスコープで設定された $V_{DS}$ または $V_{CE}$ のソース信号に適用されます。

WBG デスキューは、従来のスコープによるデスキューとは異なります。従来、プローブ間のスキューは、テスト・セットアップで測定を開始する前に計算されていました。WBGでは、測定システムのスキューは取り込み動作後に実行されます。

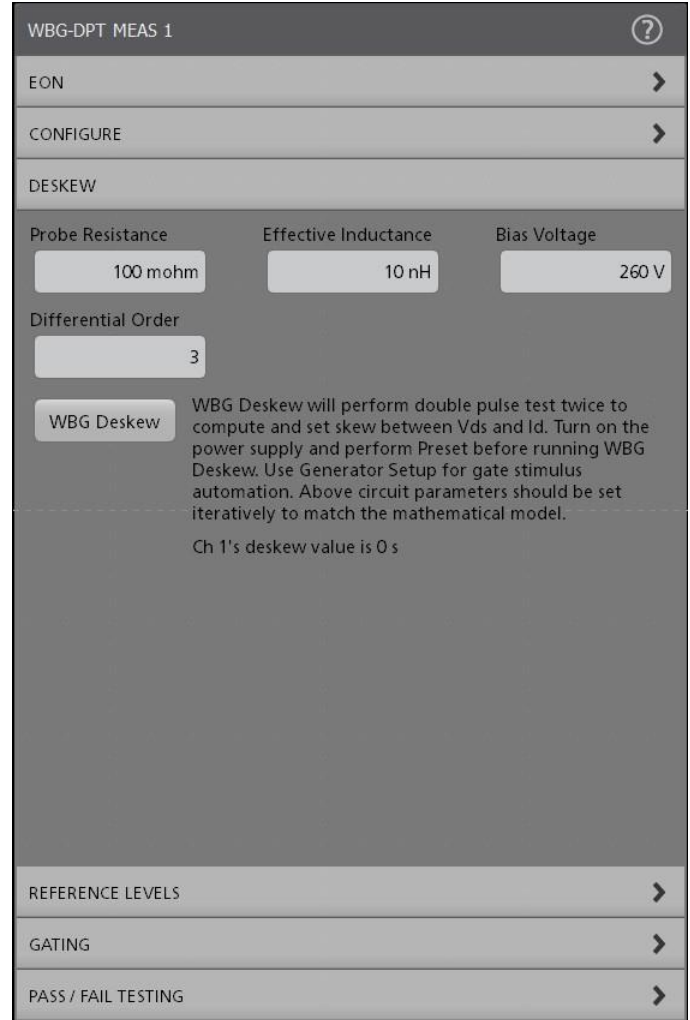


図 17.WBGデスキュー・プロセスは、ダブル・パルス・テスト専用で、信号  
取り込み後の電流波形と電圧波形のアライメントを可能にします。

オシロスコープと任意波形／ファンクション・ジェネレータを使用した、  
パワー半導体デバイスのダブル・パルス・テスト

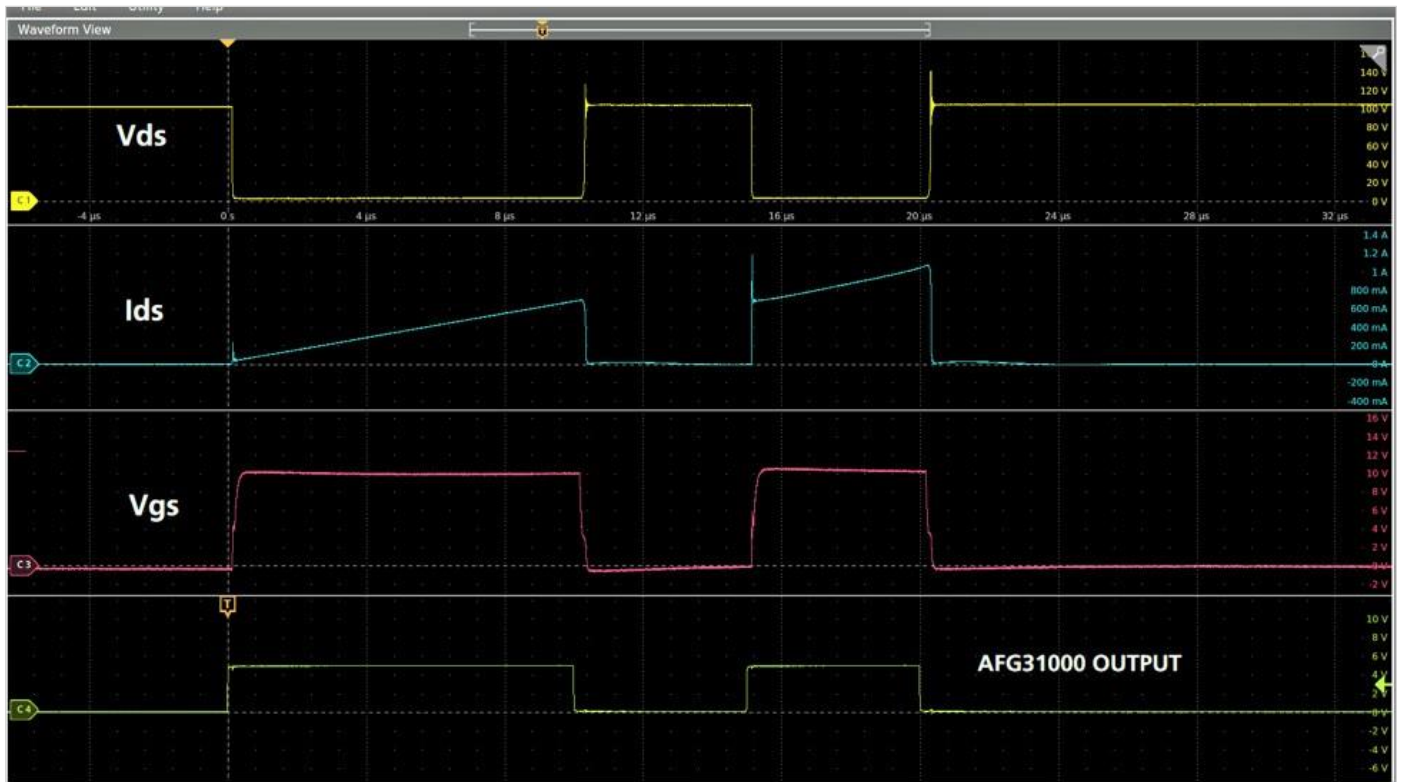


図18. ダブル・パルス・テストの波形

図18の波形は、図8の波形と似ています。Idsに見られる電流オーバーシュートは、ハイサイド MOSFET/IGBTからのフリーホイール・ダイオードの逆回復によるものです。このスパイクは、使用されているデバイスに固有のものであり、損失の一因となります。

## ターンオン・ターンオフのタイミングとエネルギー損失の測定

ターンオンとターンオフのパラメータを計算するために、最初のパルスの立下りエッジと2番目のパルスの立上りエッジを調べます。

ターンオンとターンオフのパラメータを測定するための業界標準を図19に示します。

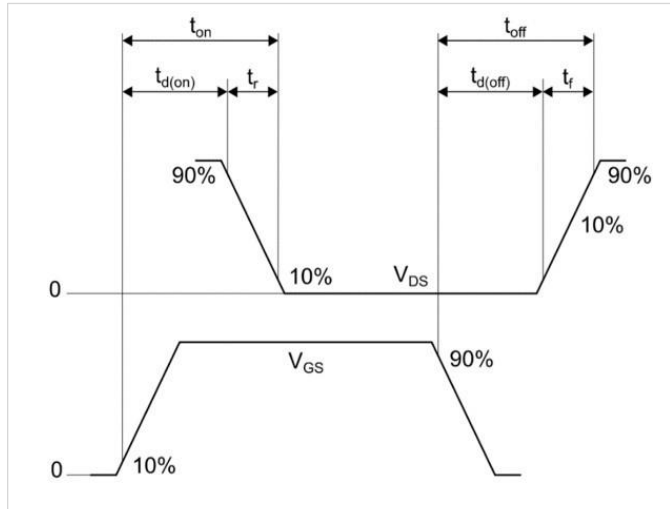


図19:スイッチング時間標準波形[5]。

- $t_{d(on)}$ :  $V_{GS}$  のピーク10%振幅から、 $V_{ds}$  のピーク振幅までの時間
- $T_r$ :  $V_{DS}$  のピークの90% 振幅から、10% 振幅までの時間
- $t_{d(off)}$ :  $V_{GS}$  のピークの90% 振幅から  $V_{ds}$  のピークの10% 振幅までの時間
- $T_f$ :  $V_{DS}$  のピークの10% 振幅から、90% 振幅までの時間

Levels	10% - 90%	20% - 80%	Custom
Rising Edge	90%	20%	10%
Falling Edge	90%	80%	10%

図20. オシロスコープのDPT ソフトウェアは、規格と独自のリファレンス・レベルの両方に対応しています。ヒステリシス・バンドは、トランジションとして認識するために信号が通過すべきリファレンス・レベルの範囲を設定します。これにより、スプリアス・イベントを除外できます。

オシロスコープと任意波形／ファンクション・ジェネレータを使用した、  
パワー半導体デバイスのダブル・パルス・テスト

図21は、オシロスコープで取込んだ波形と、ターンオン・パラメータの測定を示しています。オシロスコープでWBG-DPTアプリケーションを実行しています。“Power Device”でMOSFETを選択します。V<sub>DS</sub>、I<sub>D</sub>、V<sub>GS</sub>のソースを設定します。

Timing Analysis のグループを選択し、T<sub>d(on)</sub>、T<sub>d(off)</sub>、T<sub>r</sub>、T<sub>f</sub>の測定項目を追加します。

T<sub>d(on)</sub>の測定を設定し、Presetをクリックします。オシロスコープは、単発取込みになります。

電源をオンにします。

AFG31000シリーズをオンにしてパルスを出力します。波形が取込まれ、図21のように表示されます。

トランジション時のエネルギー損失は、次の式で求められます。

$$E_{on} = \int_0^t V_{DS} I_{DS} dt \quad (1)$$

この特定のエネルギー損失の計算では、一般的に設計エンジニアはオシロスコープの積分機能を使用します。WBG-DPTアプリケーションでは、「スイッチング・パラメータ解析」グループのEon測定があります。この測定では、積分を設定し、結果をすばやく表示します。

先に示したEonの測定と同様の積分がターンオフのトランジション時のエネルギー損失の測定でも使用できます。

$$E_{off} = \int_0^t V_{DS} I_{DS} dt \quad (2)$$

DPTアプリケーションには、「スイッチング・パラメータ解析」メニューの中に自動Eoff測定が含まれています。これにより、エネルギー損失を計算して結果を直接表示します。

注：オシロスコープ画面のデータは、参考のためのものです。

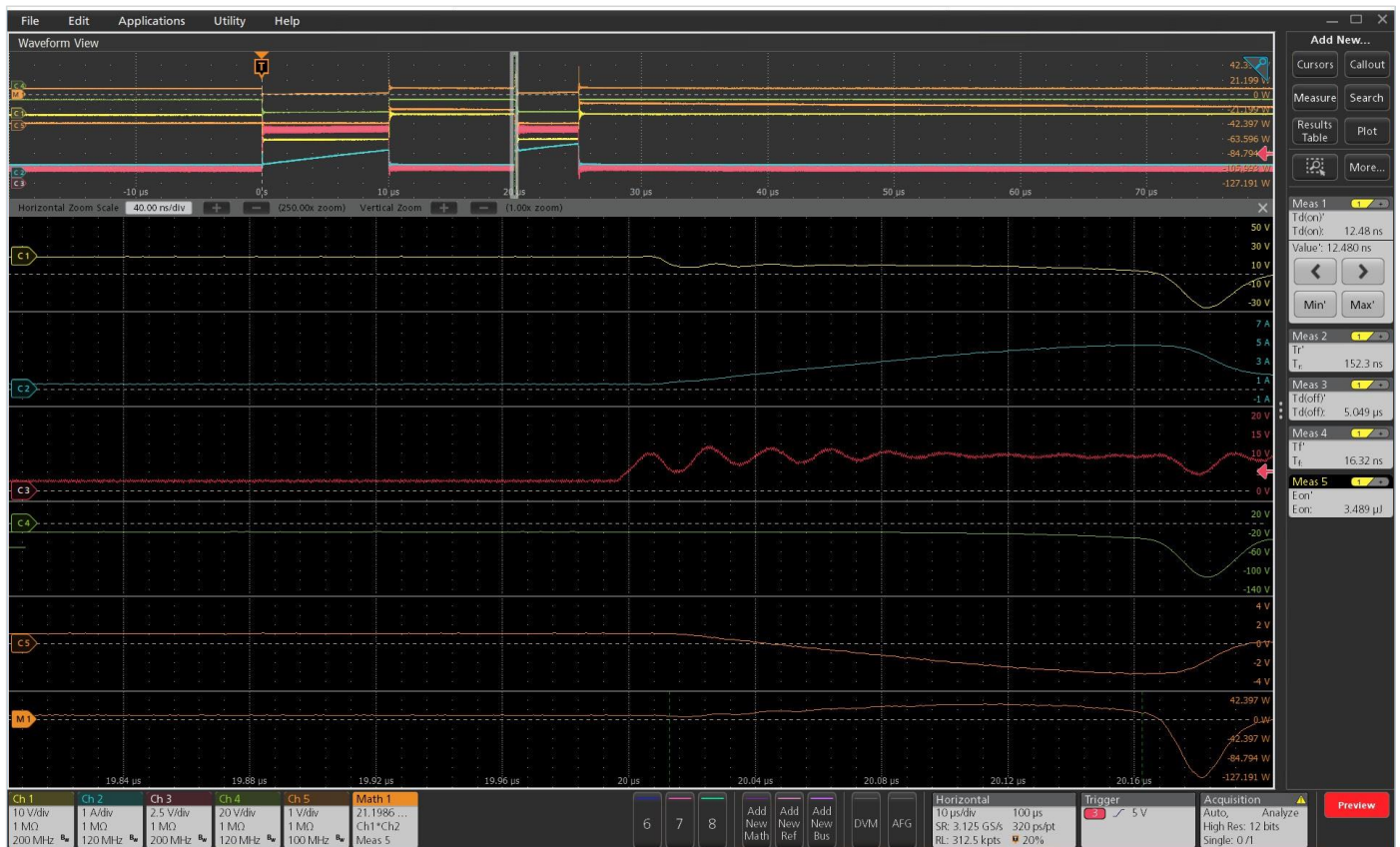


図21. ターンオン・パラメータの波形

図22は、オシロスコープのカーソルで測定したターンオフ波形です。

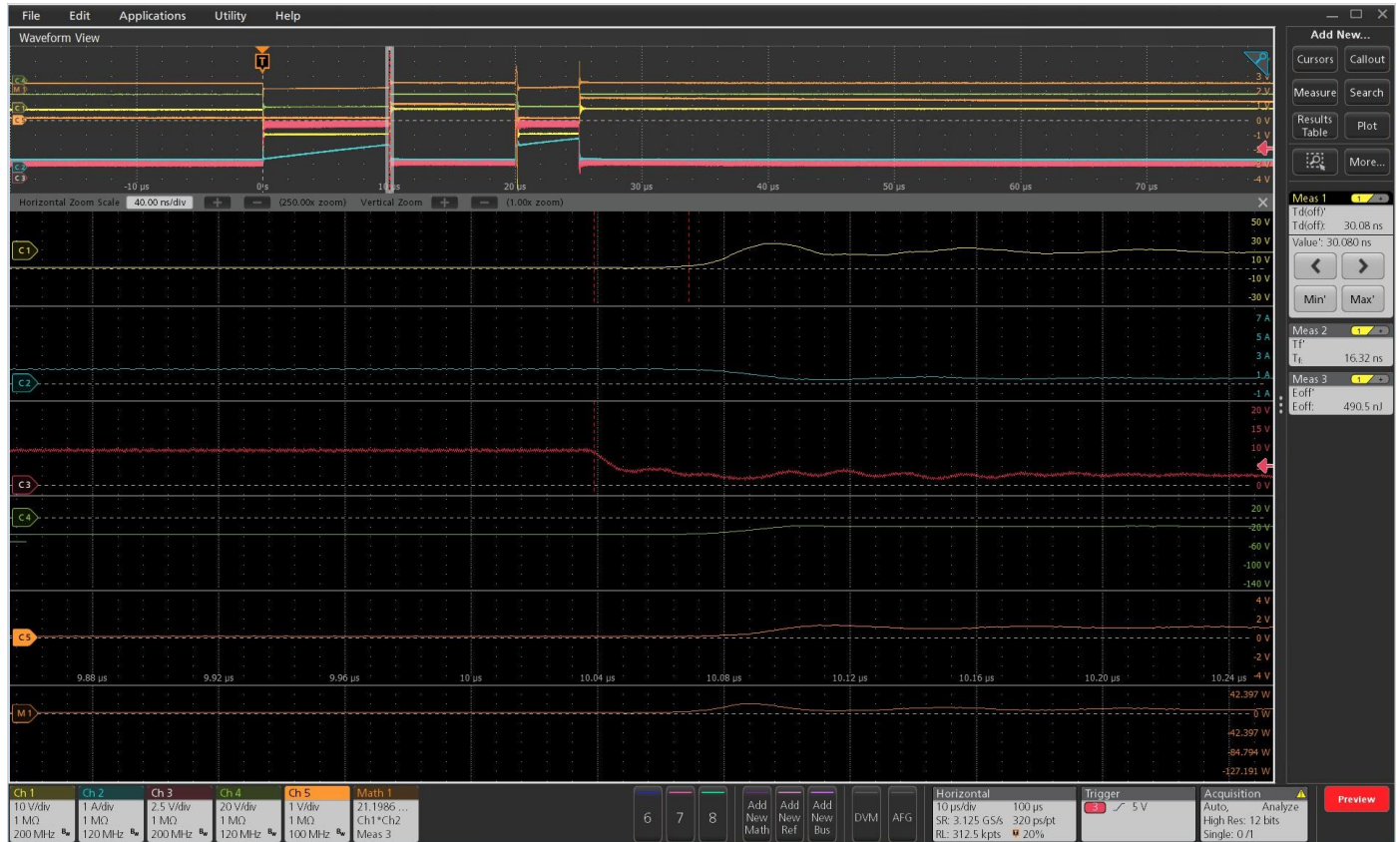


図22. ターンオフ・パラメータ測定波形

## 逆回復の測定

次に、MOSFETの逆回復特性を測定します。

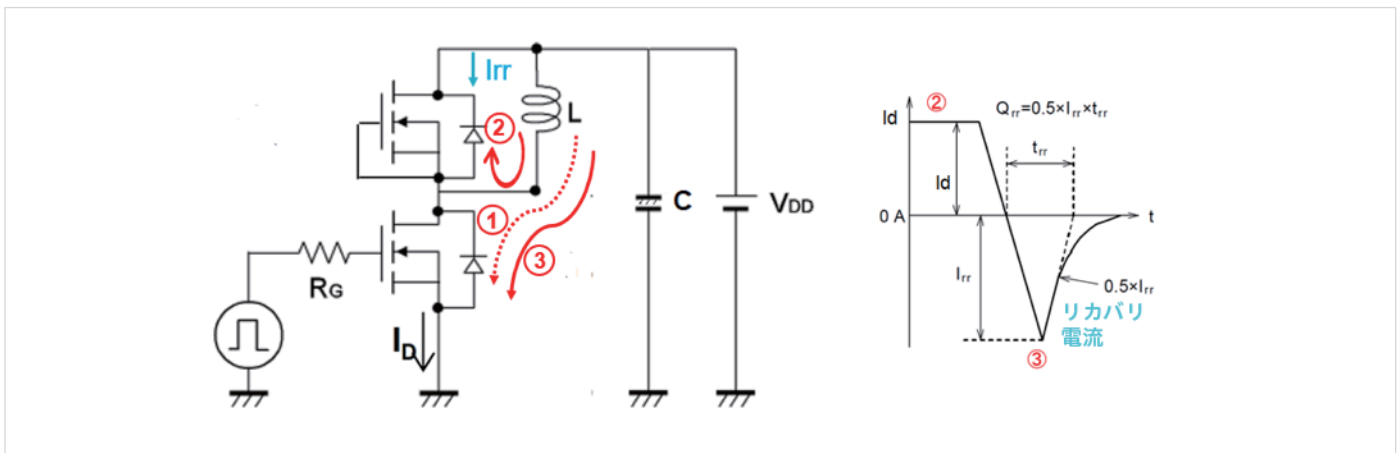


図23. ダイオードの逆回復



オシロスコープと任意波形／ファンクション・ジェネレータを使用した、  
パワー半導体デバイスのダブル・パルス・テスト

逆回復（リカバリ）電流は、2番目のパルスのターンオン時に発生します。図23に示すように、ダイオードは第2フェーズで順方向に導通します。再びローサイドのMOSFET がターンオンすると、ダイオードはただちに逆ブロック状態に切り替わります。しかし、ダイオードは短時間、逆方向に導通します。これが、逆回復（リカバリ）電流です。このリカバリ電流がエネルギー損失となり、パワー・コンバータの効率に直接影響を及ぼします。

この例では、ハイサイドのMOSFETで測定します。ハイサイドのMOSFETで $V_d$ を、ダイオードで $V_{sd}$ を測定します。

図23も、逆回復パラメータの求め方を示しています。

- 逆回復パラメータ： $t_{rr}$ （逆回復時間）、 $I_{rr}$ （逆回復電流）、 $Q_{rr}$ （逆回復電荷）、 $E_{rr}$ （逆回復エネルギー）、 $di/dt$ 、 $V_{sd}$ （順方向電圧）

トランジション時のエネルギー損失は、次の式で求められます。

$$E_{rr} = \int_0^t V_{sd} I_{rr, max} dt \quad (3)$$

WBG-DPT は、「ダイオード逆回復」のグループで $T_{rr}$ 、 $Q_{rr}$ 、 $E_{rr}$ に対応しています。波形と、取込んだ結果を図24に示します。

また、複数の $T_{rr}$ 測定値を重ね合わせて表示することも可能で、選択したパルスを接続と設定値の注釈付きで表示します。

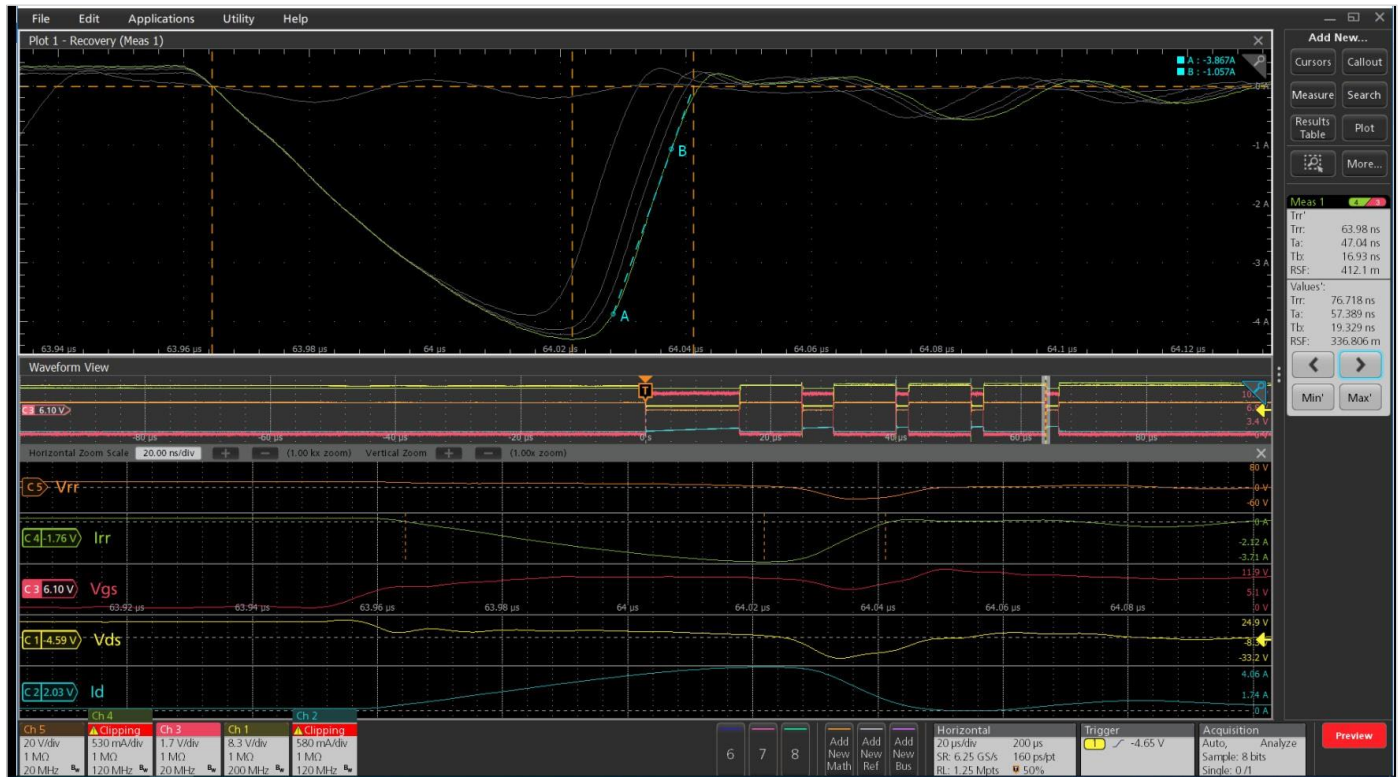


図24. 逆回復波形。上の波形は、複数のイベントを重ね合わせたものを示す。接続（A-B）は、測定で現在選択されているイベントを示す

## デッドタイムの測定

ハーフ・ブリッジ構成のスイッチング・デバイスの場合、DUTおよび人への安全性を確保するために、一方のスイッチをオフにしてから、もう一方のスイッチをオンにする必要があります。両方のスイッチが同時にオンになると、「シュートスルー」が発生します。そこで、両方のスイッチの時間マージンを長くすると、効率に影響します。したがって、デッドタイムの最適化は重要な設計目標です。

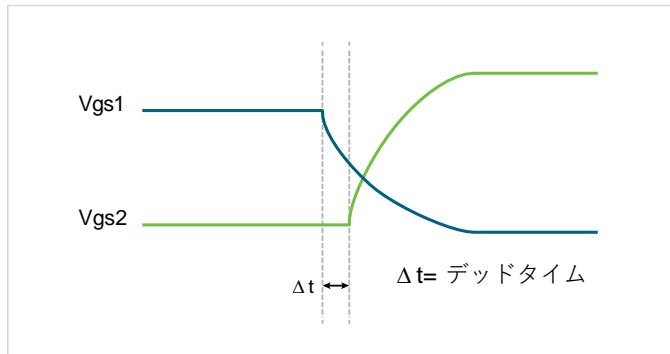


図 25.ハーフブリッジ・パワー・コンバータでは、デッドタイムは、一方のスイッチング・デバイスがオフになってから他方のFETがオンになるまでの遅延のことで、ここでは $\Delta t$ で示されています。

デッドタイム(Tdt)は、一方のMOSFETのターンオフともう一方のMOSFETのターンオンの間の遅延時間で、各MOSFETのゲート駆動信号で測定されます。デッドタイムは、**図25**に $\Delta t$ として示されています。

WBG-DPTアプリケーションの [Switching Timing Analysis] タブには、デッドタイム測定が含まれています。Tdtの測定値は、**図26**のディスプレイ右側のバッジに示されています。デッドタイムは、一方のゲート電圧の設定された立下りエッジレベルと、もう一方のゲート電圧の設定された立上りエッジレベルとの間の時間です。デフォルトの立上りエッジと立下りエッジのレベルは50%です。縦の破線は、ゲート・ドライバ信号のデッドタイム測定値を示します。

立上り時間または立下り時間が遅い波形に対してデッドタイム測定を実行する必要があります。そのような場合は、カスタムでエッジ・レベルを設定できます。カスタム・レベルは、波形の上下レベルを基準にした相対値、または絶対値を設定することができます。

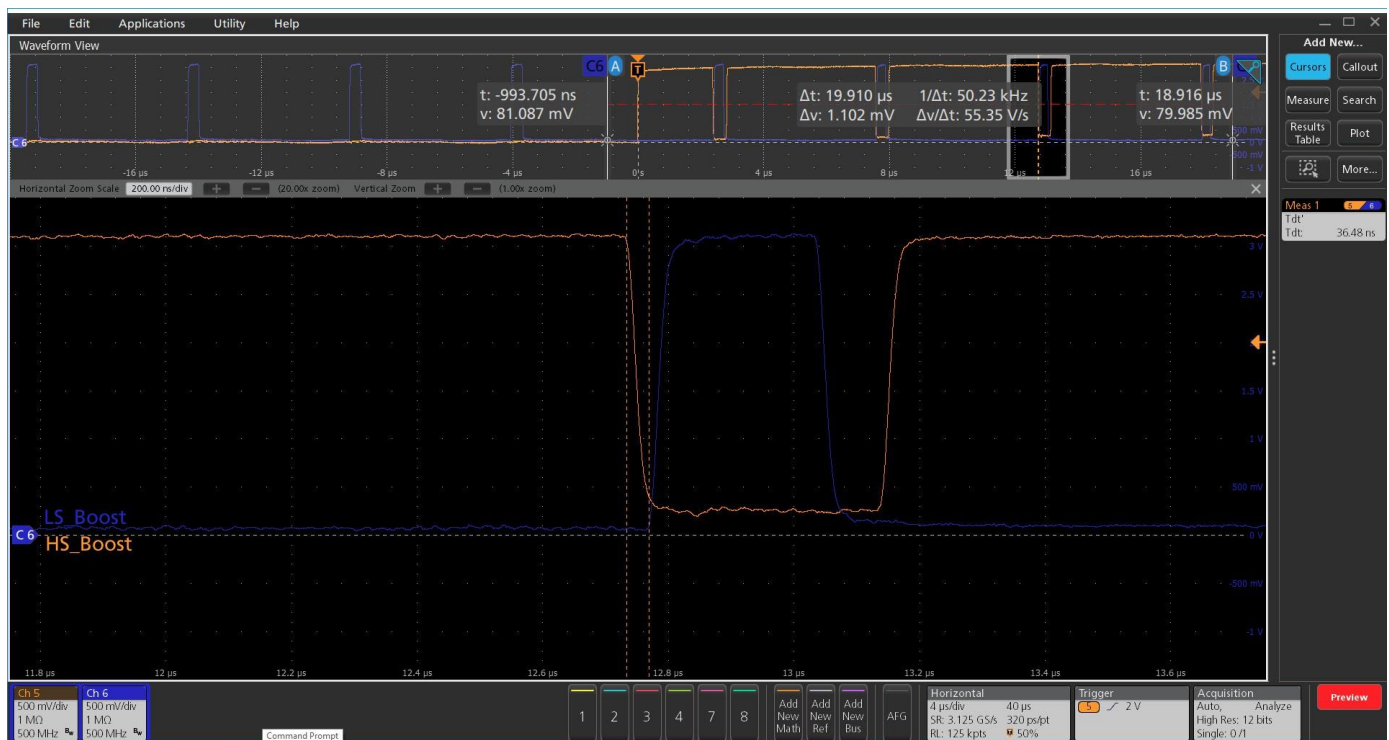


図 26.デッドタイムの自動測定。チャンネル6のゲート・ドライバ信号(青)はローサイドMOSFETをオフにし、次にハイサイドMOSFET(橙色)のゲート駆動信号はハイサイド MOSFETをオンにします。

オシロスコープと任意波形／ファンクション・ジェネレータを使用した、  
パワー半導体デバイスのダブル・パルス・テスト

## まとめ

ダブル・パルス・テストは、スイッチング・パラメータを測定し、パワー・デバイスの動的な振る舞いを評価する優れた方法です。このアプリケーションは、パワー・デバイスのスイッチング、逆回復の理解を助けるなど、コンバータのスイッチング損失に興味のあるテスト／設計エンジニアに最適です。このテストでは、パルス幅の異なる2つの電圧パルスが必要ですが、幅の異なるパルスを生成するのは時間のかかる作業となっていました。いくつかのソリューションでは、PCで波形を生成し、それをファンクション・ジェネレータにアップロードするものもあります。あるいは、プログラムに多くの努力と時間を必要とする、マイクロコントローラを使用した方法もあります。このアプリケーション・ノートでは、テクトロニクスのAFG31000シリーズ任意波形／ファンクション・ジェネレータを使用し、異なる幅のパルスが前面パネルから生成できることを説明しました。AFG31000シリーズのダブル・パルス・テスト・アプリケーションは、セットアップとパルス出力が迅速に行えるため、設計／テスト・エンジニアはデータの収集、より効率的なコンバータの設計に集中することが可能になります。

4/5/6シリーズMSOのWBG-DPT ダブル・パルス・テスト・アプリケーションは規格で定義されたテストが可能であり、デバイスの振る舞いが解析でき、手動によるテストに比べて時間が短縮できます。

このアプリケーションには、正しい波形を取込むためのプリセット機能、規格以外のテストを行うための詳細な設定オプション、ノイズの多い波形を解析するための信号調整機能、ナビゲーションと注釈機能、再現性に優れた測定を可能にする詳細なドキュメント機能が含まれています。

AFG31000シリーズと4/5/6シリーズMSOによるダブル・パルス・テストの自動セットアップと解析機能は、テスト時間を大幅に短縮し、次世代のパワー・コンバータの市場投入までの時間を短縮します。

## 出典

1. <https://www.tek.com/document/technical-brief/evolving-materials-and-testing-emerginggenerations-power-electronics>
2. <https://www.tek.com/document/application-note/measuring-power-supply-switching-loss-oscilloscope>
3. Infineon: Double Pulse Test for IGBT & FWD - Principle <https://u.dianyuan.com/upload/space/2011/07/29/1311925659-501009.pdf>
4. <https://training.ti.com/understanding-mosfet-datasheets-switching-parameters>
5. <https://www.mouser.com/datasheet/2/389/stfh10n60m2-974335.pdf>
6. [https://www.st.com/resource/en/data\\_brief/eval6498l.pdf](https://www.st.com/resource/en/data_brief/eval6498l.pdf)
7. <https://www.tek.com/datasheet/advanced-power-measurement-and-analysis>
8. <https://www.tek.com/document/application-note/measuring-vgs-wide-bandgap-semiconductors>

**お問い合わせ先：**

オーストラリア 1 800 709 465  
オーストリア 00800 2255 4835  
バルカン諸国、イスラエル、南アフリカ、その他ISE諸国 +41 52 675 3777  
ベルギー 00800 2255 4835  
ブラジル +55 (11) 3530 8901  
カナダ 1 800 833 9200  
中央／東ヨーロッパ、バルト海諸国 +41 52 675 3777  
中央ヨーロッパ／ギリシャ +41 52 675 3777  
デンマーク +45 80 88 1401  
フィンランド +41 52 675 3777  
フランス 00800 2255 4835  
ドイツ 00800 2255 4835  
香港 400 820 5835  
インド 000 800 650 1835  
インドネシア 007 803 601 5249  
イタリア 00800 2255 4835  
日本 81 (3) 6714 3086  
ルクセンブルク +41 52 675 3777  
マレーシア 1 800 22 55835  
メキシコ、中央／南アメリカ、カリブ海諸国 52 (55) 88 69 35 25  
中東、アジア、北アフリカ +41 52 675 3777  
オランダ 00800 2255 4835  
ニュージーランド 0800 800 238  
ノルウェー 800 16098  
中国 400 820 5835  
フィリピン 1 800 1601 0077  
ポーランド +41 52 675 3777  
ポルトガル 80 08 12370  
韓国 +82 2 565 1455  
ロシア +7 (495) 6647564  
シンガポール 800 6011 473  
南アフリカ +41 52 675 3777  
スペイン 00800 2255 4835  
スウェーデン 00800 2255 4835  
スイス 00800 2255 4835  
台湾 886 (2) 2656 6688  
タイ 1 800 011 931  
イギリス、アイルランド 00800 2255 4835  
アメリカ 1 800 833 9200  
ベトナム 12060128  
2022年2月現在

\*ヨーロッパのフリーダイヤル番号。バリアフリーの場合は、+41526753777までお電話ください。

2022年2月2日現在



A Tektronix Company



Elektro-Automatik

テクトロニクス／ケースレイインストルメント [www.tek.com/ja](http://www.tek.com/ja)

各種お問い合わせ先：<https://www.tek.com/ja/contact-tek>

技術的な質問、製品の購入、価格・納期、営業への連絡、修理・校正依頼

〒108-6106 東京都港区港南2-15-2 品川インターシティB棟6階

記載内容は予告なく変更することがありますので、あらかじめご了承ください。

Copyright©, Tektronix. All rights reserved. TEKTRONIX およびTEK はTektronix, Inc. の登録商標です。記載された製品名はすべて各社の商標あるいは登録商標です。

40524 SBG 2024年5月 75Z-61623-3

